

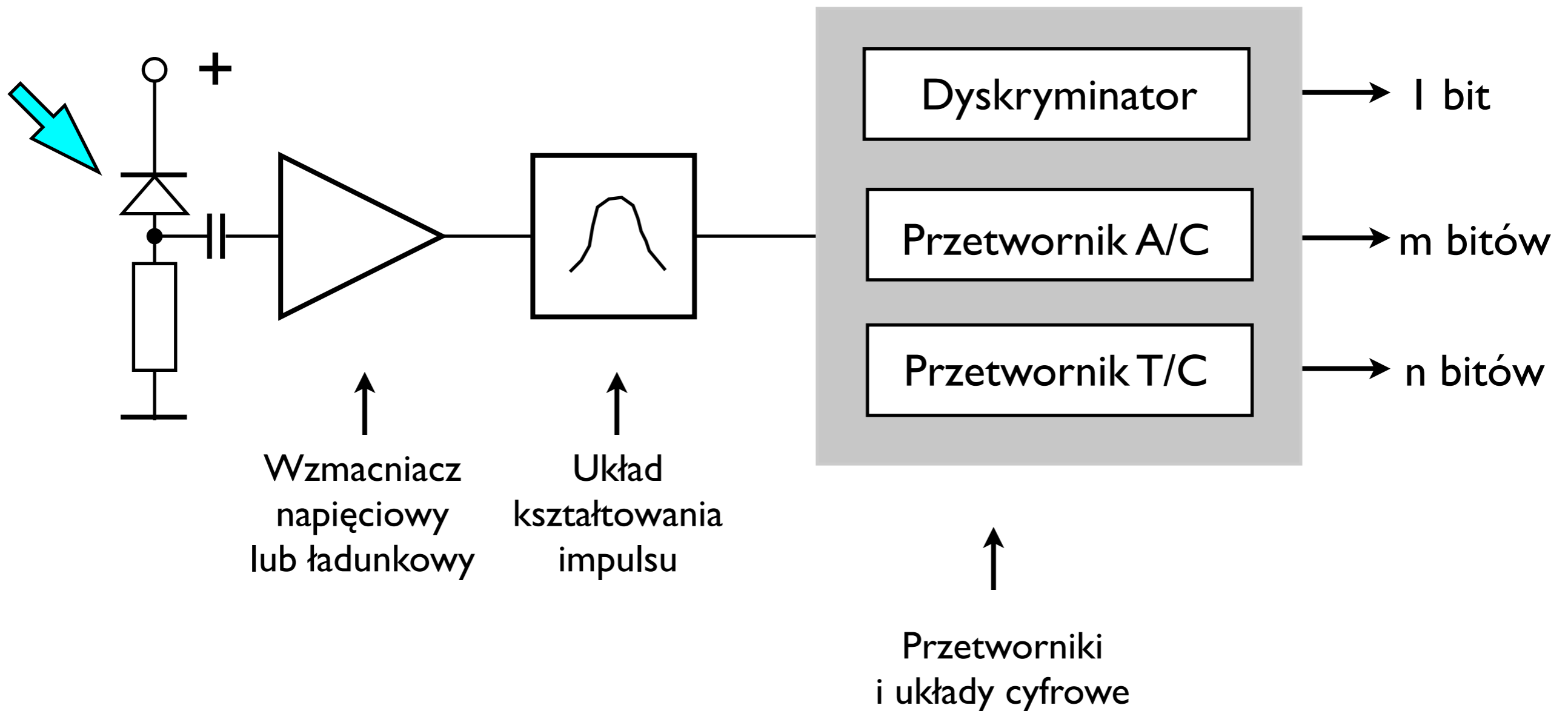
PUAV

Wykład I

Po co układy analogowe?

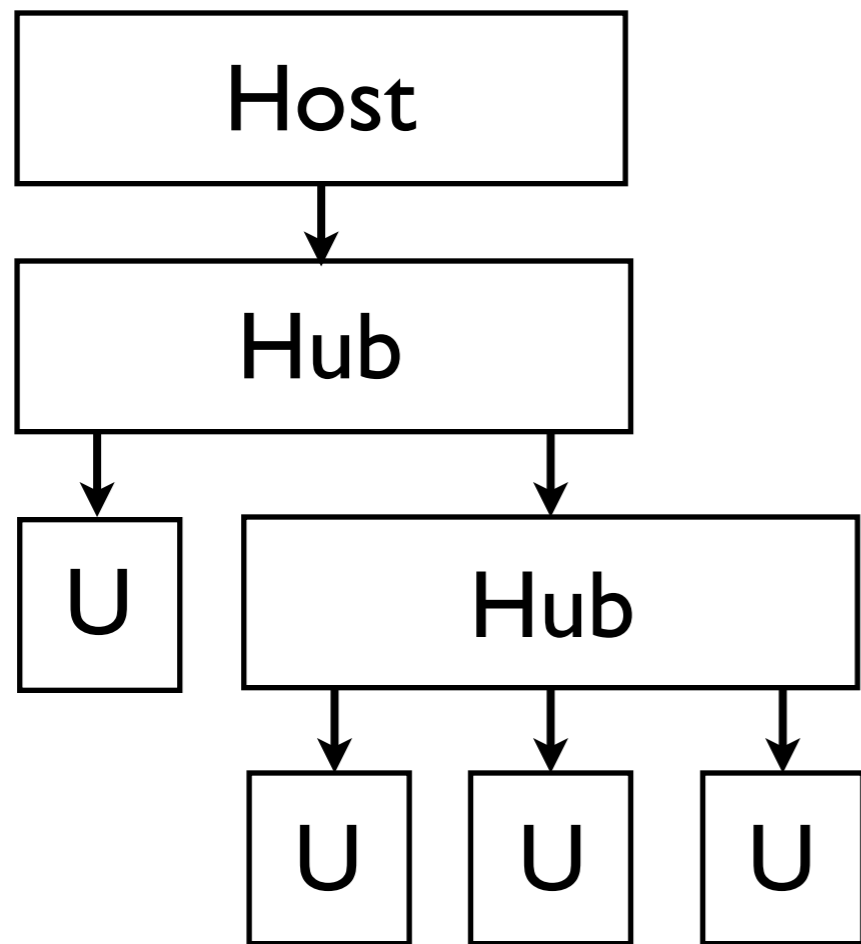
Układy akwizycji danych

Przykład: układy odczytu czujników promieniowania



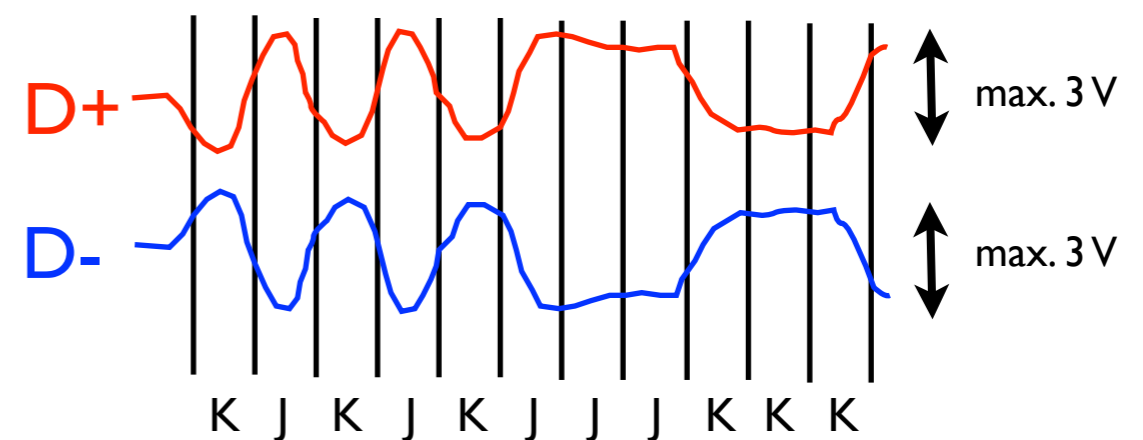
Układy transmisji przewodowej

Przykład: USB



USB 1.1, USB 2.0:
masa, +5V, +D, -D

USB 3.0: jak wyżej,
oraz +Tx, -Tx, +Rx, -Rx



$J \rightarrow K$ lub $K \rightarrow J$: 0; bez zmiany: 1
obie linie w stanie "low": koniec

Układy transmisji przewodowej

Inne standardy:

- Ethernet
- FireWire
- DisplayPort
- PCIe
- Thunderbolt
- SATA i eSATA
- i szereg starszych

Układy transmisji bezprzewodowej

Przykład 1: WiFi (norma IEEE 802.11 a/b/g/n/ac)

Dwa pasma: 2,4 GHz (b, g) oraz 5 GHz (a, n, ac)

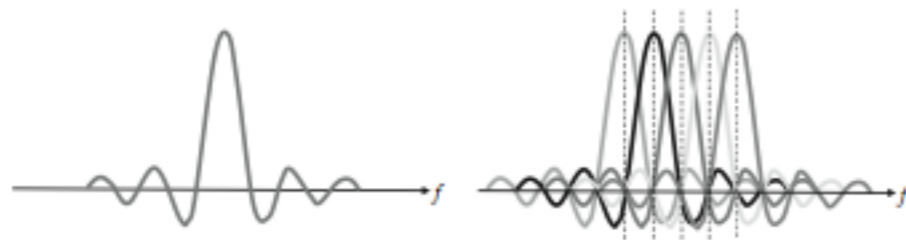
Transmisja szerokopasmowa (z widmem rozproszonym), zapewnia:

- odporność na interferencje i zaniki
- wielodostęp
- dobre wykorzystanie dostępnego pasma

Układy transmisji bezprzewodowej

Przykład 1: WiFi (normy IEEE 802.11 a/b/g/n/ac)

OFDM (Ortogonalne zwielokrotnianie w dziedzinie częstotliwości): podział strumienia bitów na szereg strumieni przesyłanych na wielu częstotliwościach podnośnych.



802.11n:

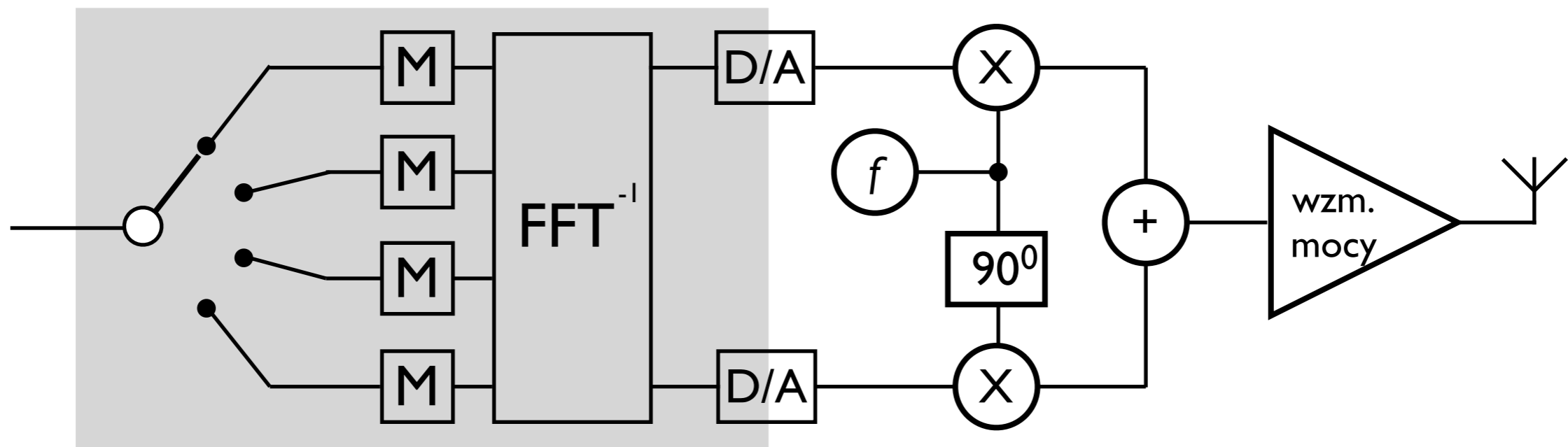
52 częstotliwości podnośne,
szerokość pasma 16,25 MHz

Widmo podnośnej Kompletny sygnał

(stosowane też w innych systemach transmisji, np. DSL, DVB, LTE)

Układy transmisji bezprzewodowej

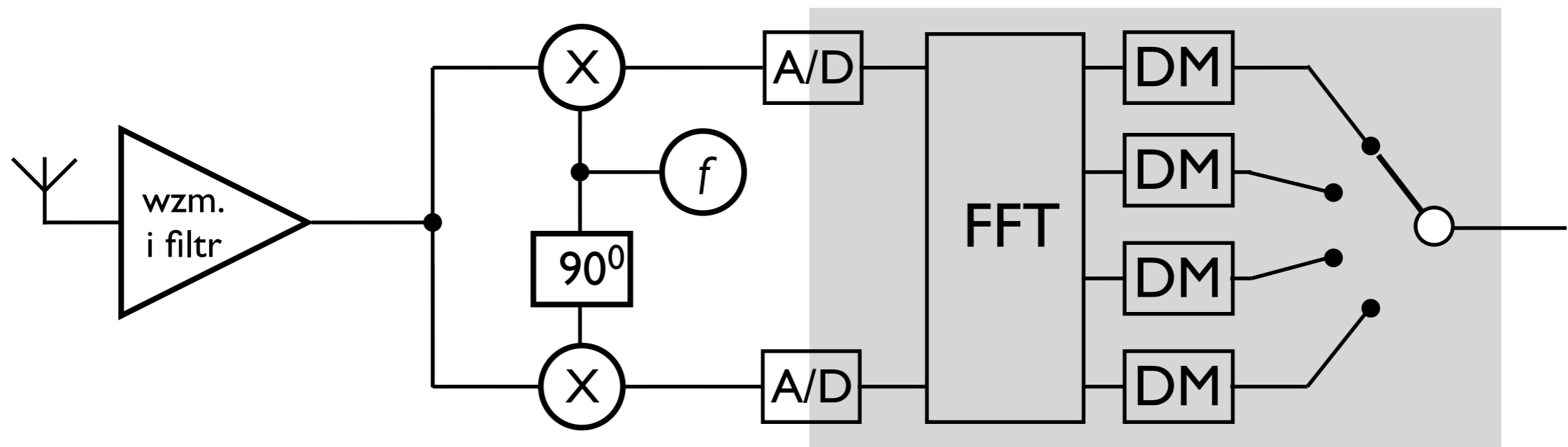
Przykład 1: WiFi (IEEE 802.11g/n)



Uproszczony schemat nadajnika

Układy transmisji bezprzewodowej

Przykład 1: WiFi (IEEE 802.11g/n)



Uproszczony schemat odbiornika

Układy transmisji bezprzewodowej

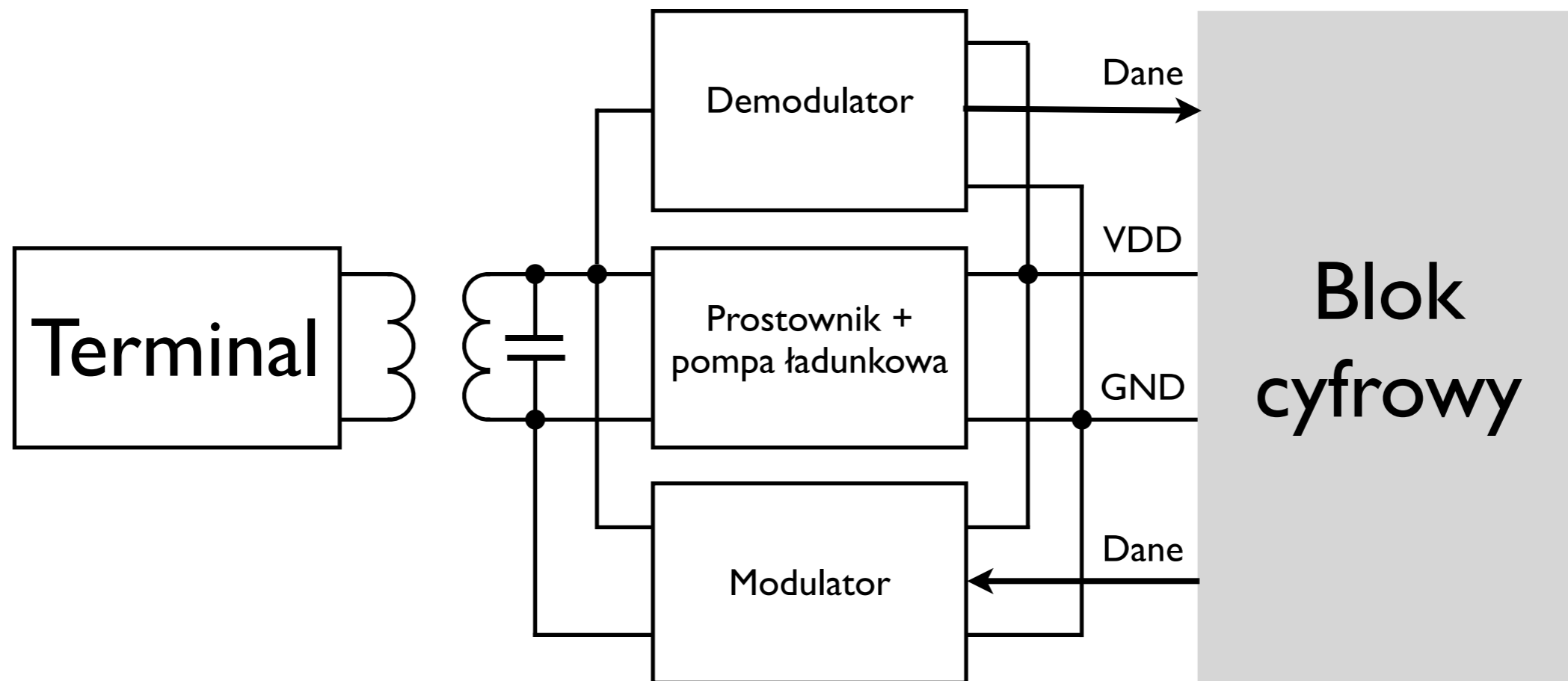
Przykład 2: indukcyjne karty bezkontaktowe

Zasada: sprzężenie indukcyjne nadajnika z odbiornikiem, transmisja RF energii zasilającej, równocześnie sygnał RF modulowany w celu przesyłania informacji

Dwa standardy: 125 kHz, 13,56 MHz

Układy transmisji bezprzewodowej

Przykład 2: indukcyjne karty bezkontaktowe



Modulator zmianą impedancji wpływa na amplitudę lub fazę sygnału RF

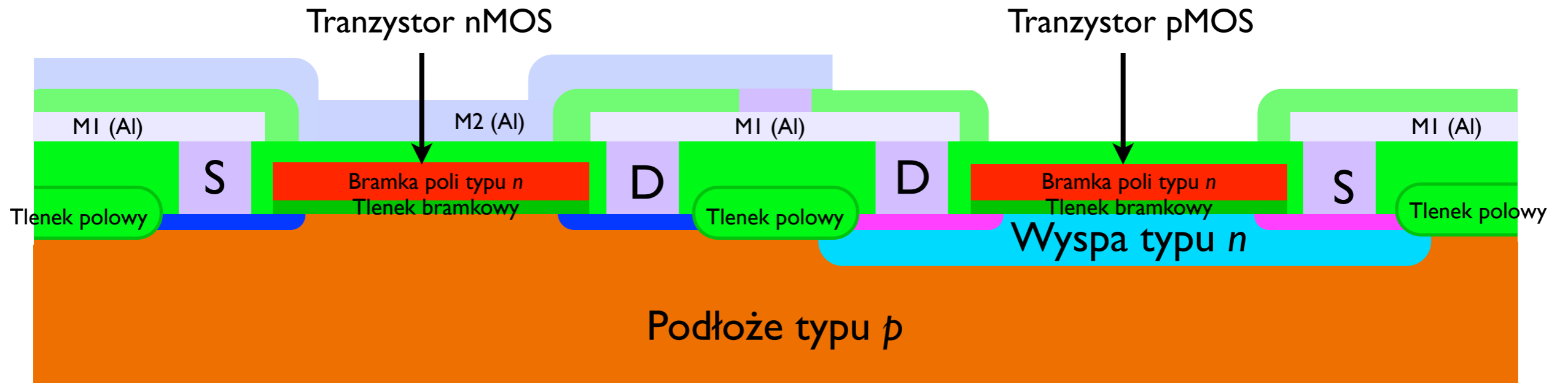
Układy transmisji bezprowadowej

Inne standardy:

- GSM, CDMA
- GPS
- Bluetooth
- DVB-T
- LTE
- i szereg innych

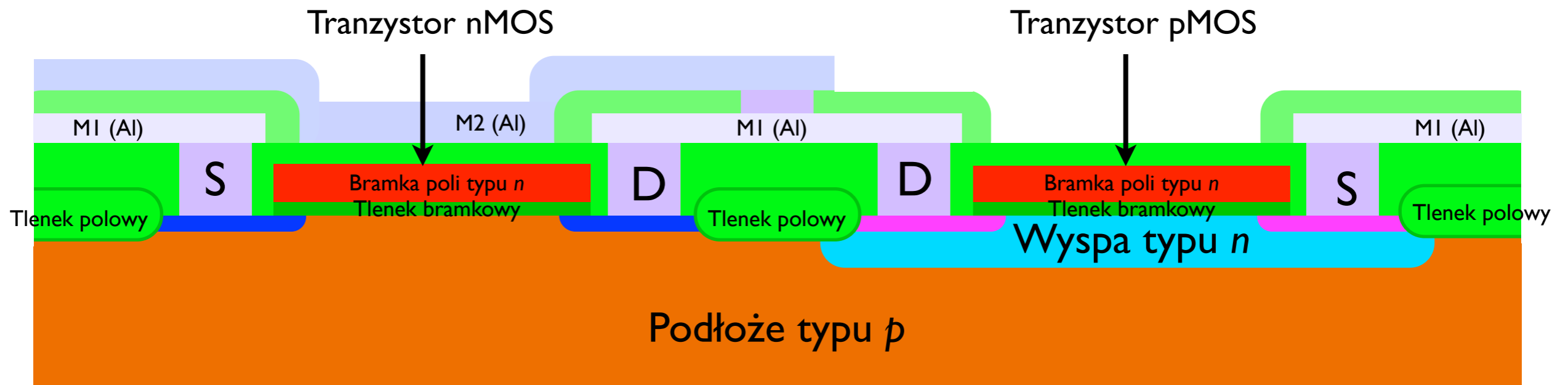
Technologie CMOS

Technologie CMOS

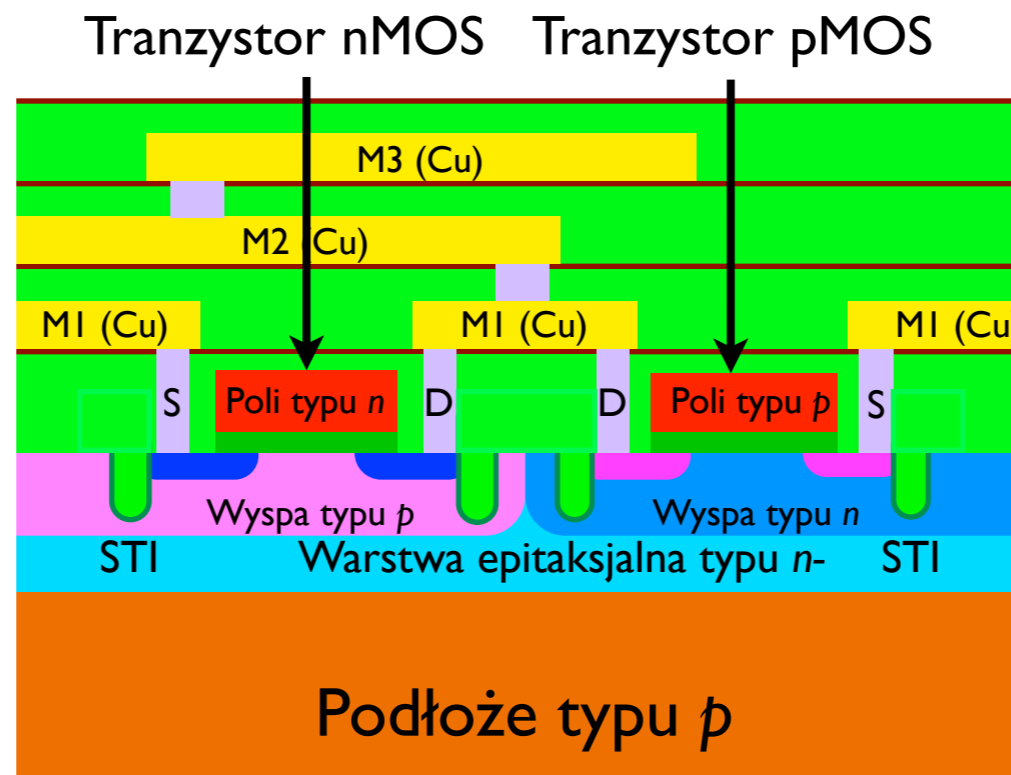


Technologia LOCOS z wyspą typu n: do 0,5 μm

Technologie CMOS



Technologia LOCOS z wyspą typu n: do 0,5 μm



Technologia STI z dwoma wyspami: do 28 nm

Technologie CMOS

Technologia “stara” (LOCOS)

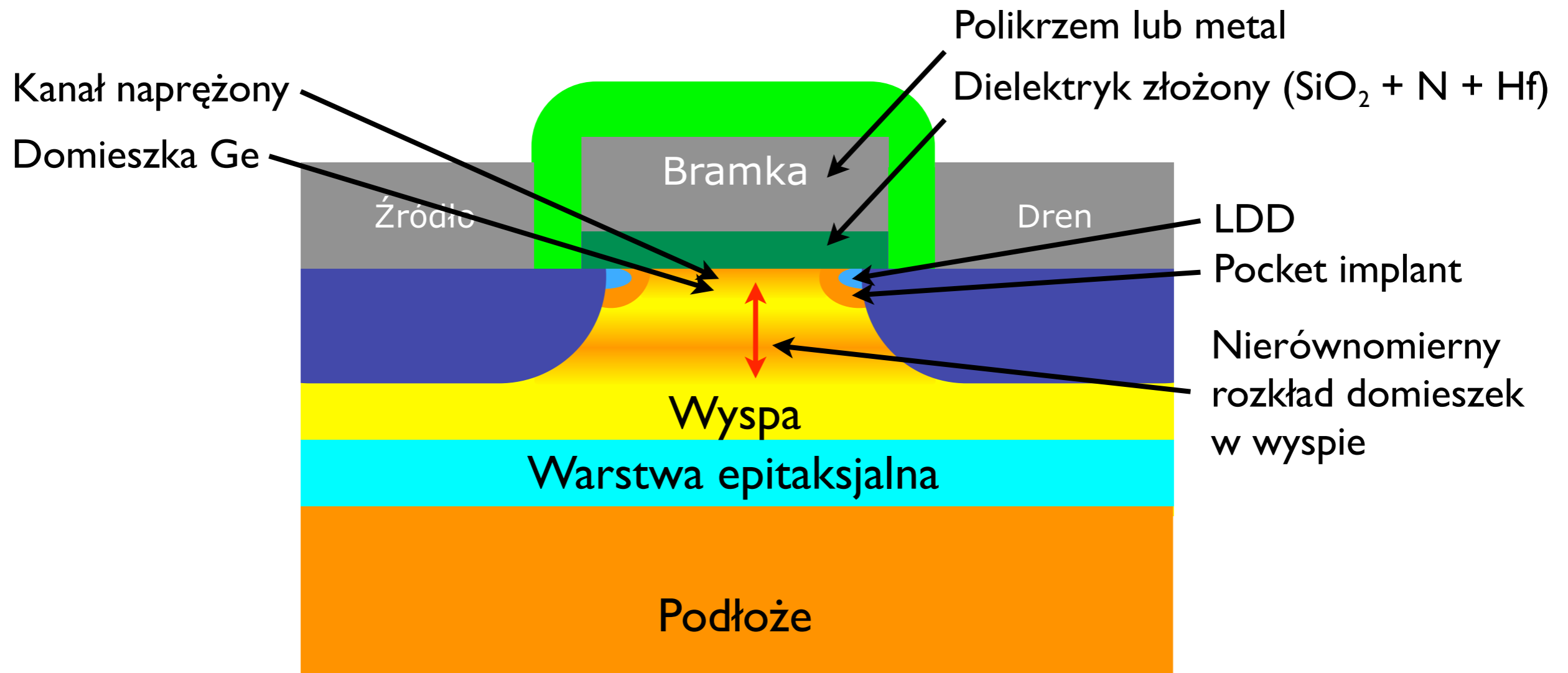
- Podłoże typu p, wyspa typu n
- Obszary aktywne ogranicza tlenek polowy
- Bramka: polikrzem typu n
- Metalizacja Al
- Brak planaryzacji, najwyżej 3 (zwykle 2) warstwy metalu

Technologia nanometrowa STI

- Podłoże typu p, warstwa epitaksjalna typu n (b. słabo domieszkowana), dwa rodzaje wysp
- Obszary aktywne ogranicza rowek wypełniony SiO_2 (STI)
- Bramka: dwa typy polikrzemu lub bramka metalowa
- Metalizacja Cu
- Planaryzacja (CMP), do kilkunastu warstw metalu
- Znacznie bardziej skomplikowana budowa tranzystora

Technologie CMOS

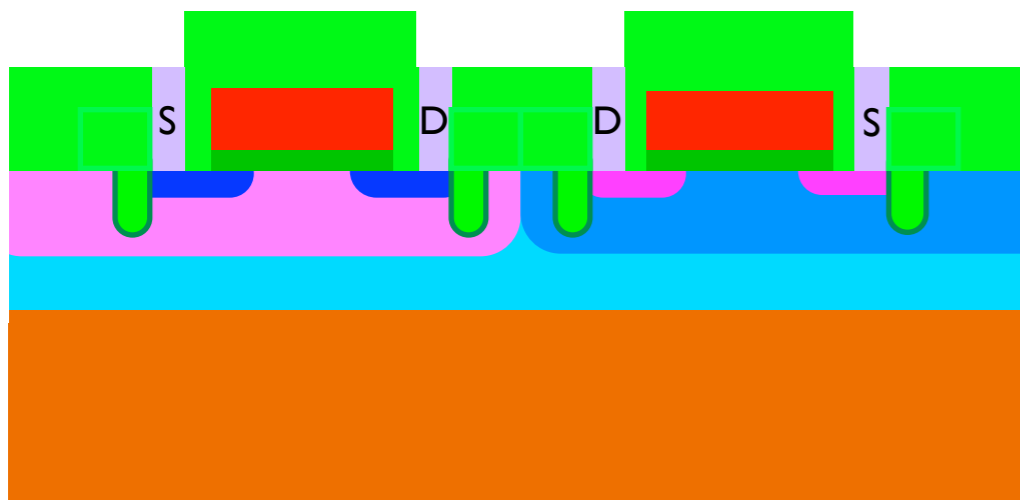
Budowa tradycyjnego nanometrowego tranzystora



Technologie CMOS

Połączenia: proces damasceński i CMP

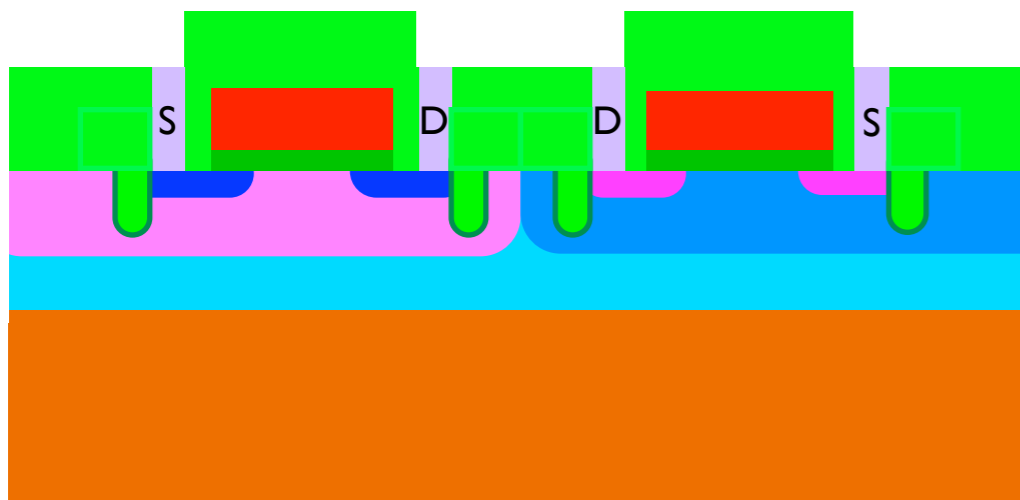
Fotolitografia połączeń



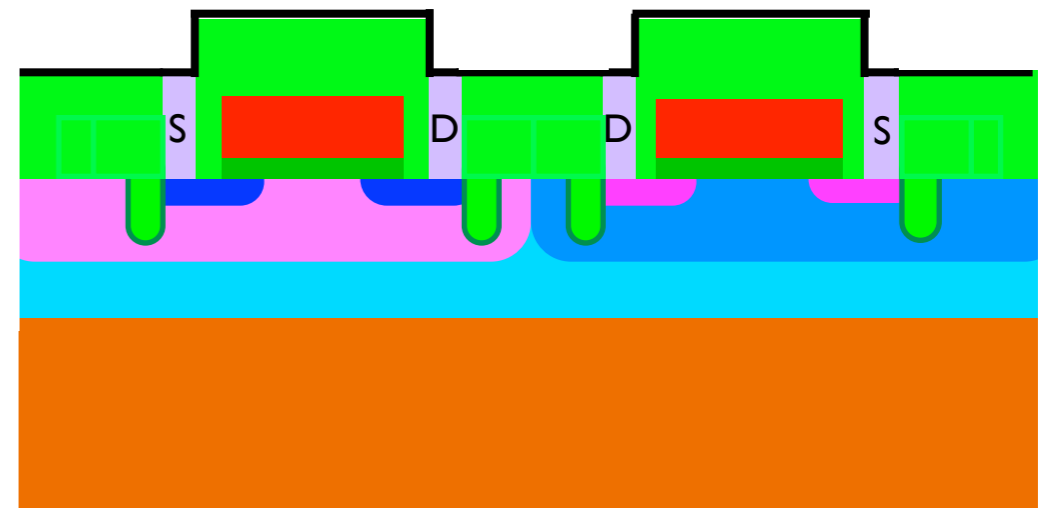
Technologie CMOS

Połączenia: proces damasceński i CMP

Fotolitografia połączeń



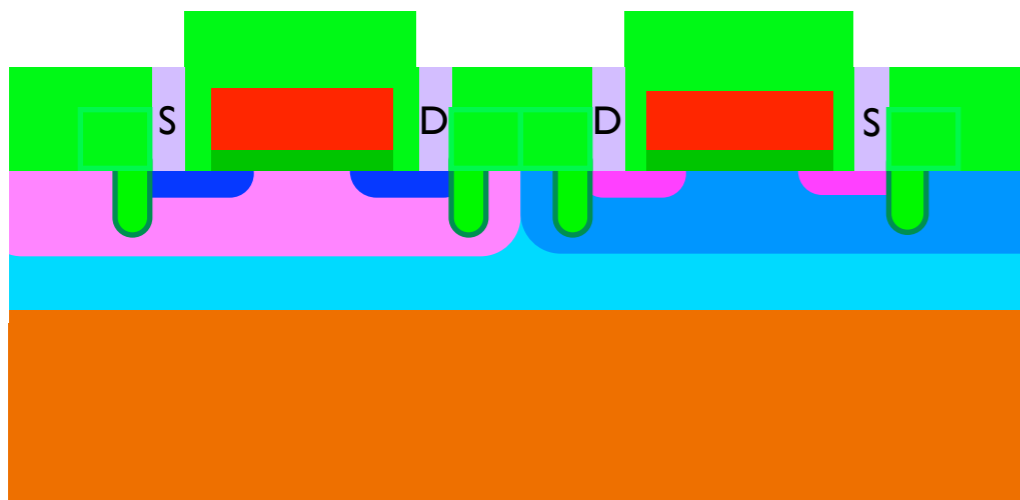
Bariera: Ta/TaN



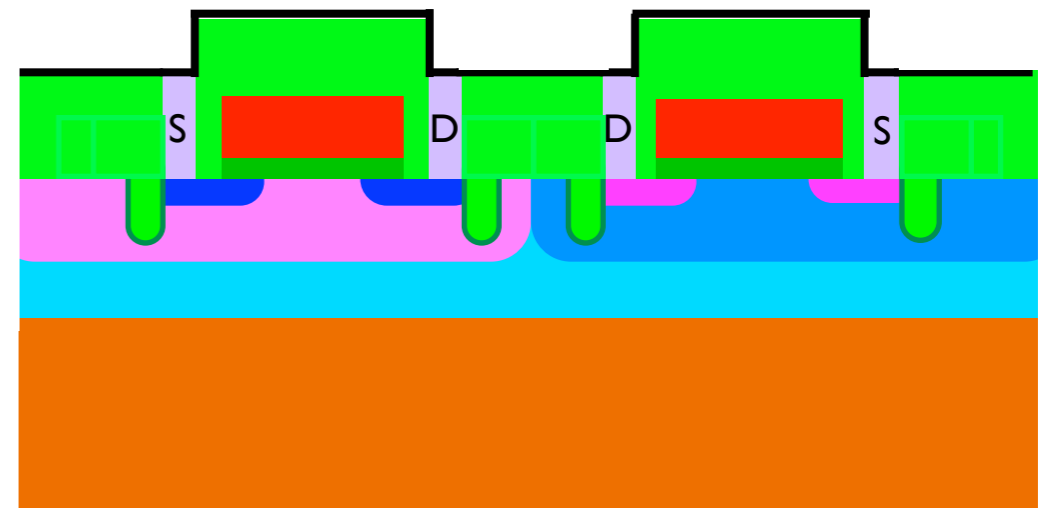
Technologie CMOS

Połączenia: proces damasceński i CMP

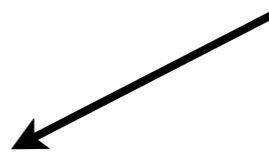
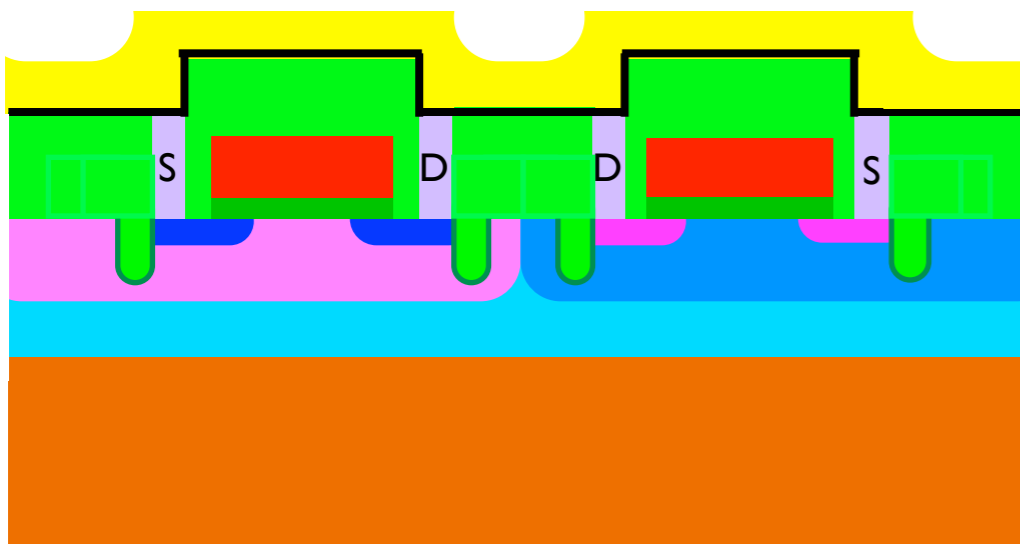
Fotolitografia połączeń



Bariera: Ta/TaN



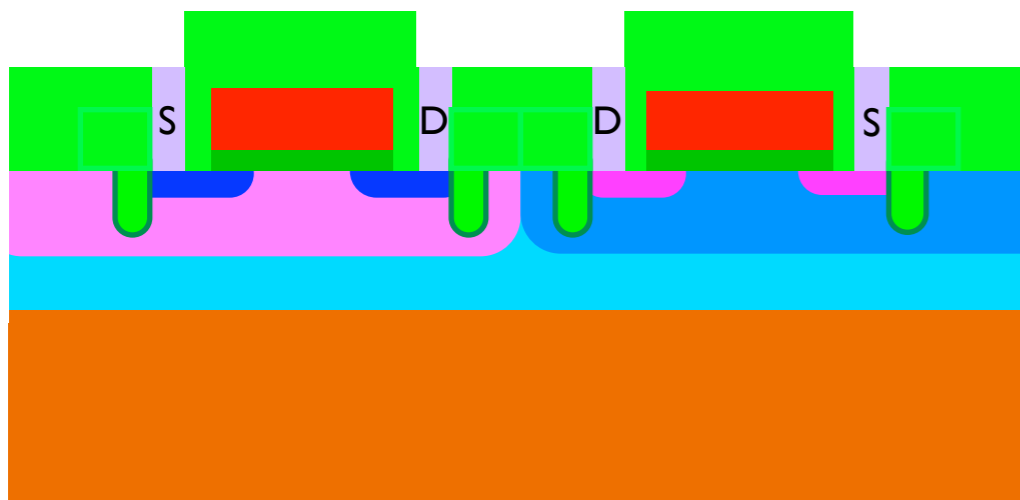
Cu (osadzanie elektrolityczne)



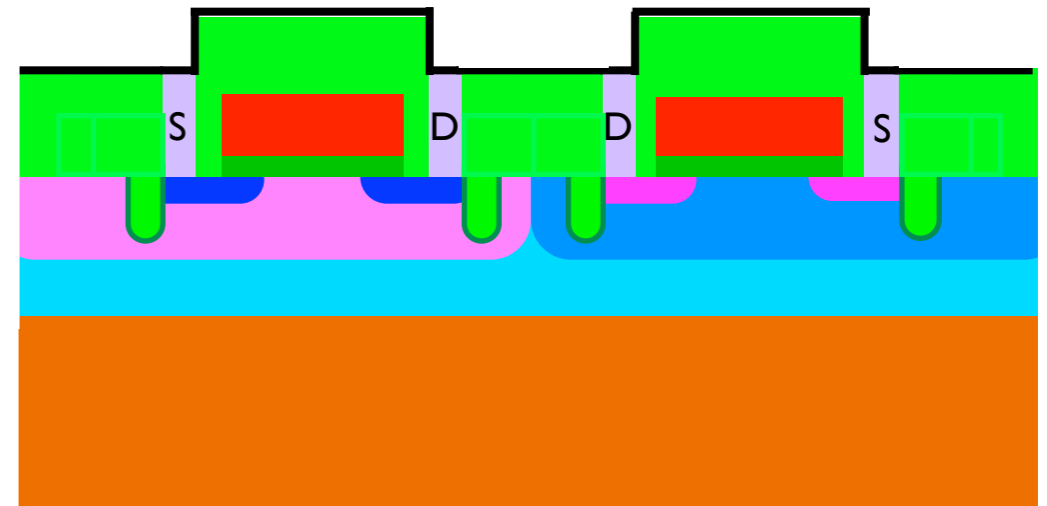
Technologie CMOS

Połączenia: proces damasceński i CMP

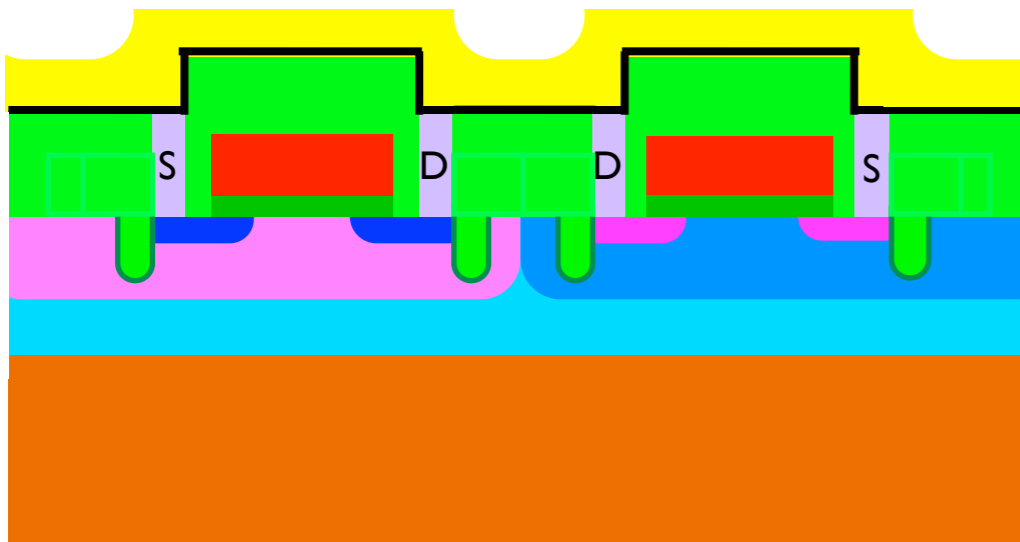
Fotolitografia połączeń



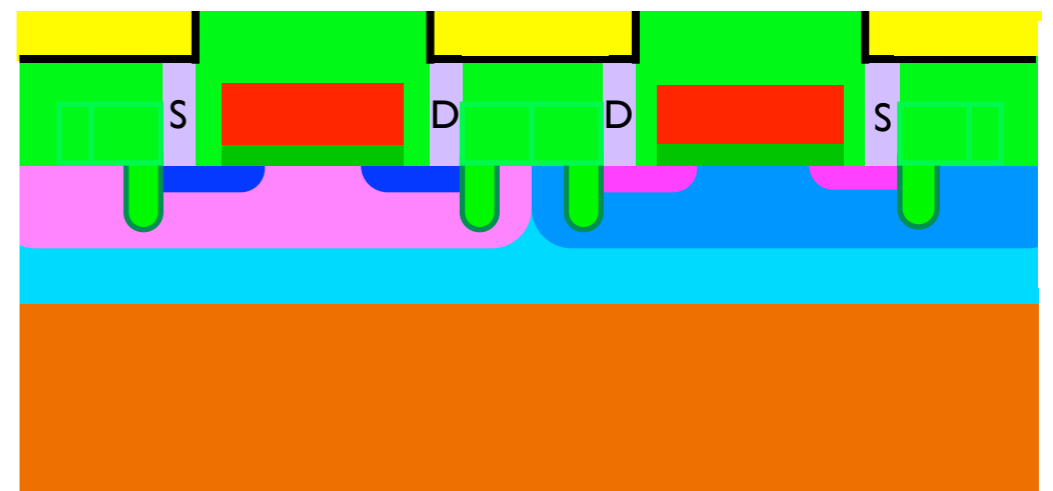
Bariera: Ta/TaN



Cu (osadzanie elektrolityczne)

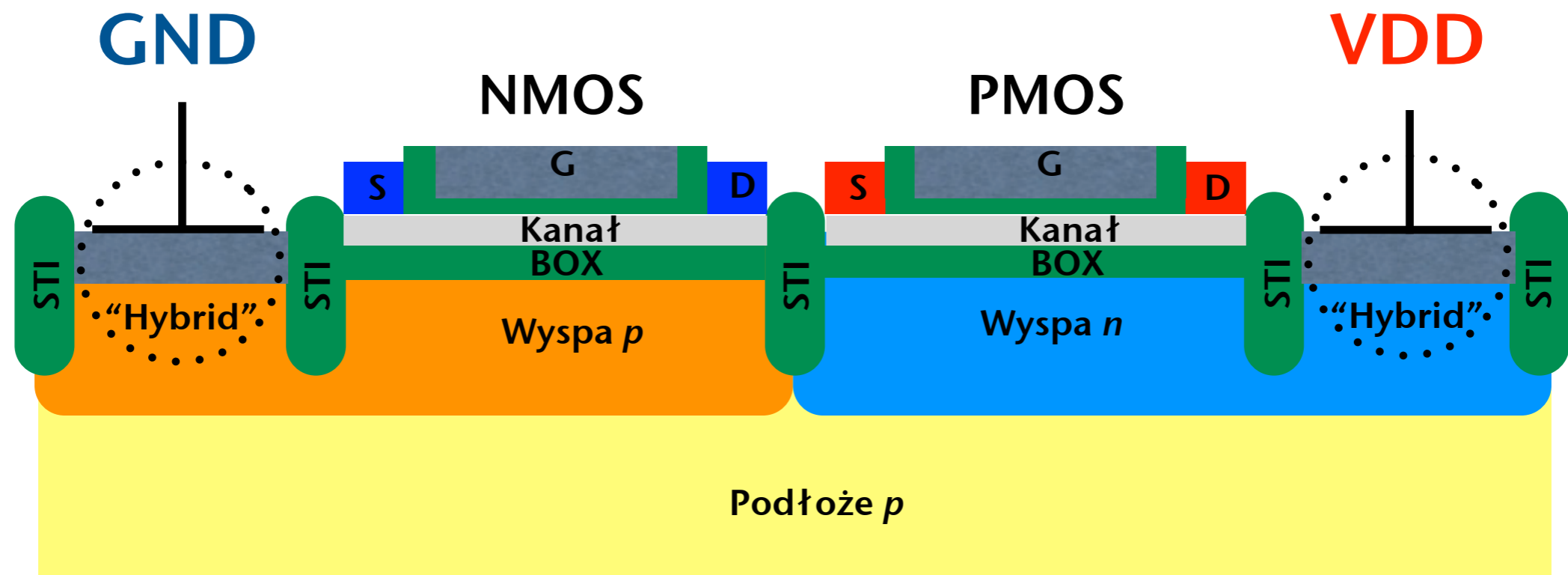


CMP



Technologie CMOS

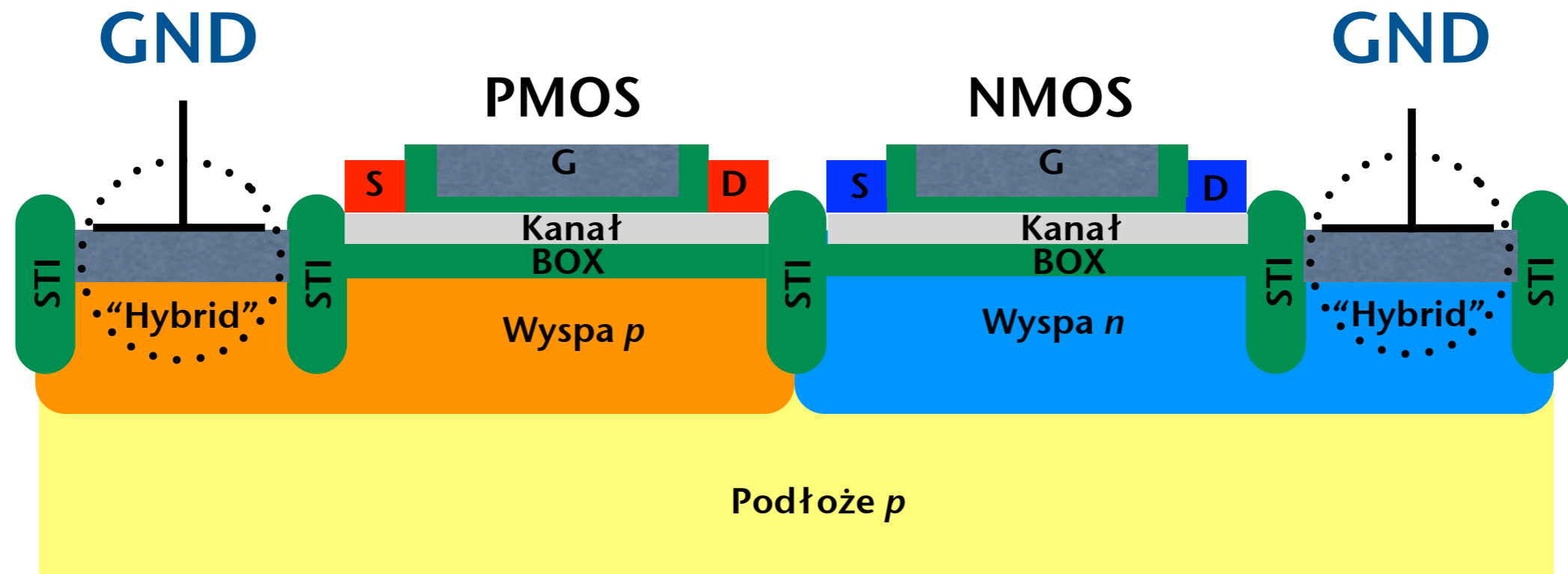
Technologia FD-SOI: do 10 nm



Konfiguracja zwykła

Technologie CMOS

Technologia FD-SOI: do 10 nm

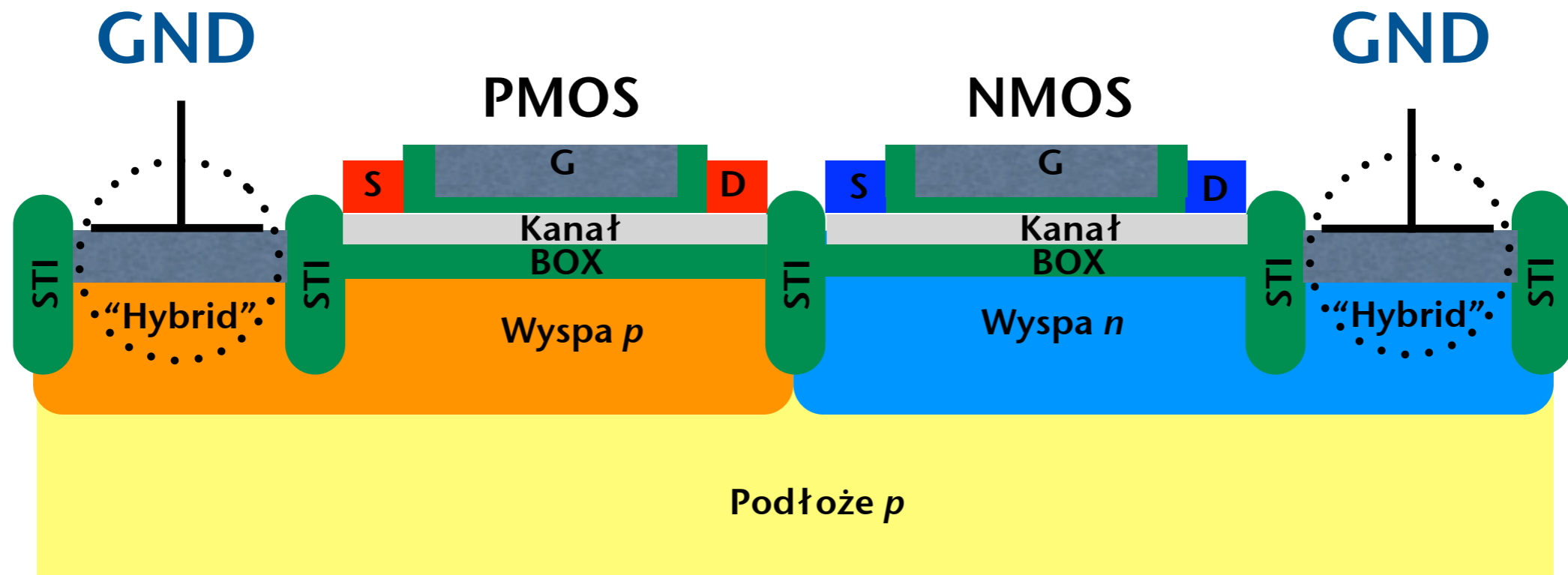


Konfiguracja "flip well"

Obie wyspy połączone z "minusem" zasilania!

Technologie CMOS

Technologia FD-SOI: do 10 nm



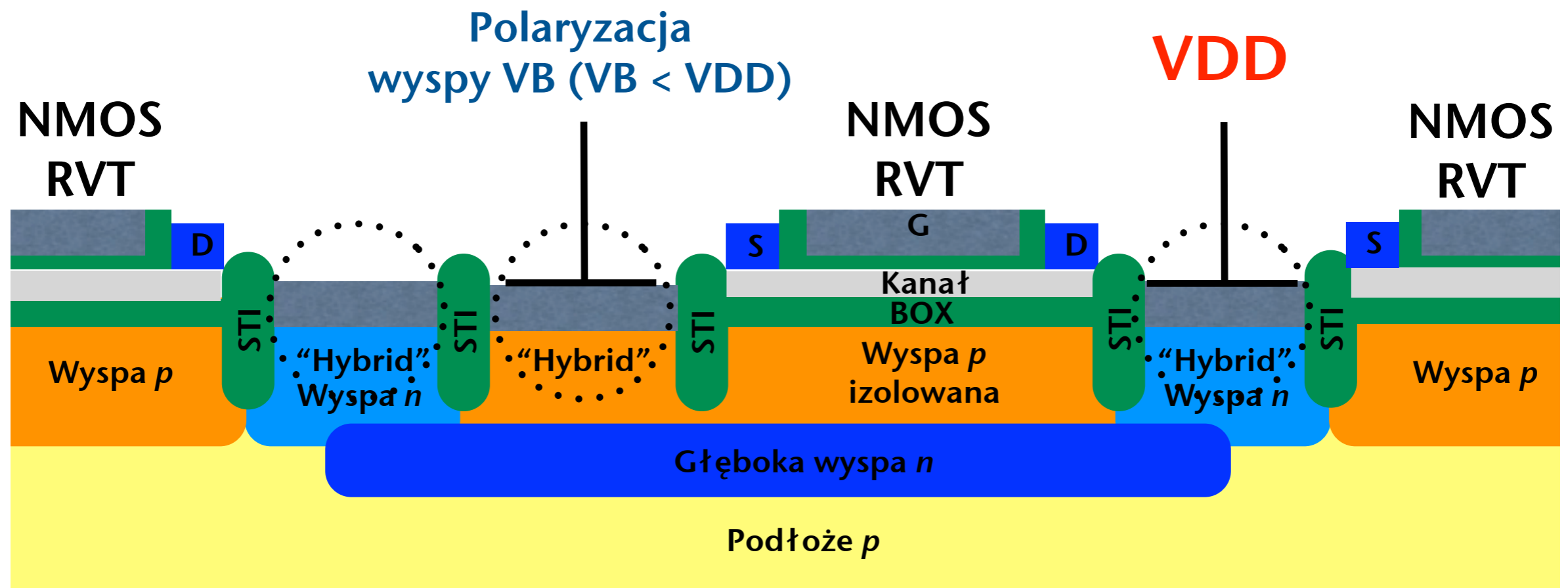
Konfiguracja "flip well"

Kanał , dielektryk, bramka w obu przypadkach takie same

Obie wyspy połączone z "minusem" zasilania!

Technologie CMOS

Technologia FD-SOI: do 10 nm

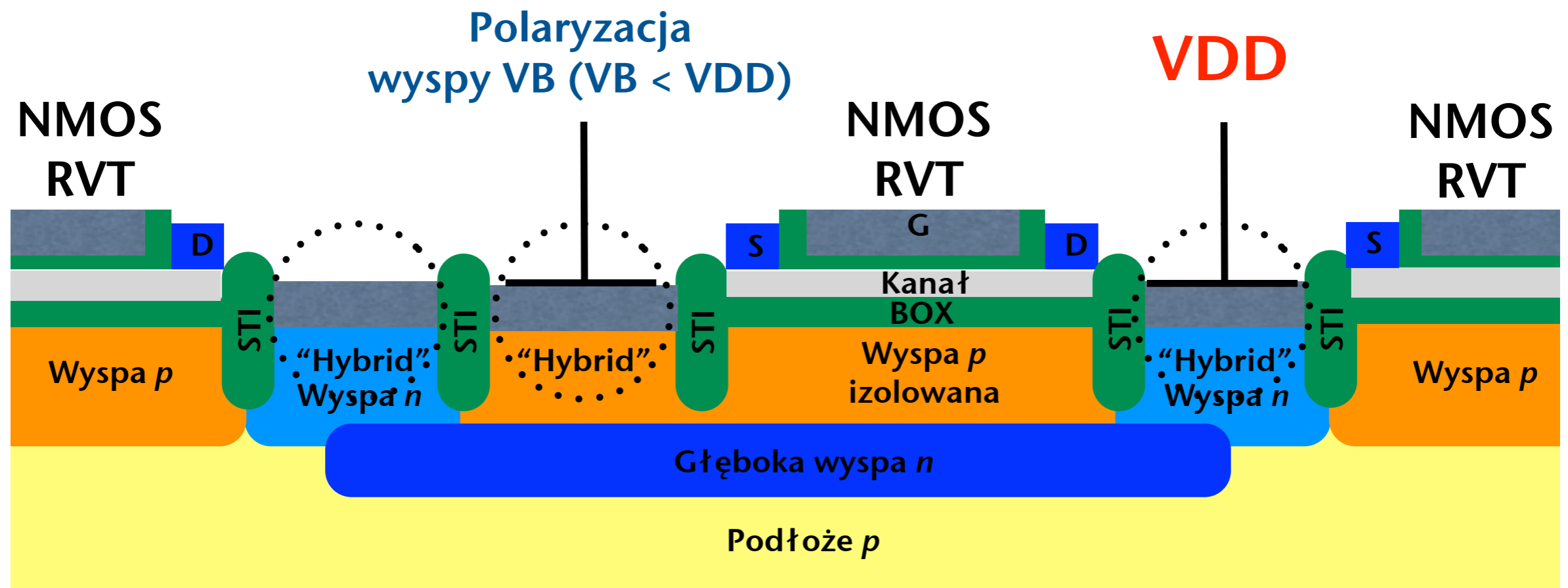


Konfiguracja z głęboką wyspą typu n (triple well)

Umożliwia niezależną polaryzację izolowanej wyspy typu p

Technologie CMOS

Technologia FD-SOI: do 10 nm



Konfiguracja z głęboką wyspą typu n (triple well)

Kanał , dielektryk, bramka we wszystkich przypadkach takie same

Umożliwia niezależną polaryzację izolowanej wyspy typu p

Technologie CMOS

Technologia nanometrowa FD-SOI

- Podłoże typu p (b. słabo domieszkowane), dwa rodzaje wysp
- Obszary aktywne ogranicza rowek wypełniony SiO₂ (STI)
- Bramka: bramka metalowa
- Metalizacja Cu
- Planaryzacja (CMP), do kilkunastu warstw metalu
- Warstwa SiO₂ pod obszarem kanału tranzystora
- Nedomieszkowany kanał
- Konfiguracja “flip well” - “odwrocone wyspy” - dwa rodzaje tranzystorów NMOS i dwa rodzaje PMOS o różnych napięciach progowych
- Możliwość regulacji napięcia progowego w dość szerokim zakresie przez zmianę napięcia polaryzacji wysp